

به نام خدا

گروه آموزشی *UTpowerElec* برگزار می کند؛

دوره *FPGA* در الکترونیک قدرت (مقدماتی)

➤ سرفصل دوره:

- پیش نیازهای دوره:

- راهنمای دانلود و نصب نرم افزار *Xilinx Vitis Core Development Kit*
- مدار منطقی
- زبان *C* مقدماتی

- فصل ۱: مقدمه‌ای بر *FPGA*

- *FPGA* چیست؟
- تفاوت میکروکنترلر با *FPGA* ؟
- *Xilinx Adaptive SoC* چیست؟
- نقش *Verification* و *Reliability* در *Time-to-market*
- *Tradeoff* ها در طراحی سیستم
 - ✓ توان
 - ✓ سرعت
 - ✓ منابع
 - ✓ *Fault-tolerance*
- الکترونیک قدرت به عنوان کاربرد *FPGA*
- *Terminology*

- فصل ۲: آشنایی با برد *FPGA*

- مقایسه خانواده‌های مختلف *Xilinx FPGA*
- معماری *Zynq*
- *System Design General Flow*
- فایل *Constraint*
- دیباگ کردن با استفاده از *ILA*
- آشنایی با برد *Styx*
- آشنایی با نرم‌افزارهای *Vivado* و *Vitis*

- فصل ۳: *Embedded Software Development*

- *Streaming* و *Memory Map*
- حلقه بی‌نهایت برای *Hardware Emulation*
- توابع *Register IO*
- *Interrupt vs Pooling*

www.utpowerelec.ir
[@utpowerelec](https://www.instagram.com/utpowerelec)



✓ مثال Interrupt

○ نکات کدنویسی

✓ Portability

✓ Debuggability

✓ Coding Standards

○ مثال عملی GPIO با حلقه بی نهایت

○ مثال عملی GPIO با Interrupt

○ آموزش عملی ILA

• فصل ۴: Hardware Development

○ کار با IP ها

✓ RAM/ROM

✓ DSP

✓ Packaging and Creating new IP

○ Vitis HLS

✓ Control-driven Tasks

✓ Data-driven tasks

✓ حلقه ها

✓ آرایه ها

✓ توابع

✓ Interface

○ Verilog

✓ Abstraction Levels of HW

✓ طراحی در سطح RTL

▪ اجزای RTL

▪ ماشین حالت

▪ Huffman model

✓ زبان های توصیف سخت افزار و Verilog

▪ Assign, always, initial

▪ Reg, wire

▪ آرایه ها و بردار

▪ Module instantiation

▪ Generate block

▪ Synthesizable vs Unsynthesizable

✓ تست بنچ نویسی با System Verilog

○ مثال عملی PWM

✓ استفاده از ILA

✓ کار کردن با پروتکل AXI

✓ توسعه نرم افزار برای PS

○ مثال عملی شبکه عصبی روی FPGA

➤ مجموع محتوای ویدیویی: ۱۲۲۸ دقیقه

www.utpowerelec.ir

@utpowerelec

